

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-134945  
(P2000-134945A)

(43)公開日 平成12年5月12日(2000.5.12)

(51)Int.Cl.<sup>7</sup>

H 02 M 7/48  
1/12  
7/5387

識別記号

F I

H 02 M 7/48  
1/12  
7/5387

テマコード(参考)  
M 5 H 007  
5 H 740  
Z

審査請求 未請求 請求項の数6 O.L (全8頁)

(21)出願番号

特願平10-303001

(22)出願日

平成10年10月23日(1998.10.23)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 三浦 和敏

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

(72)発明者 渡辺 幸夫

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

(74)代理人 100083806

弁理士 三好 秀和 (外7名)

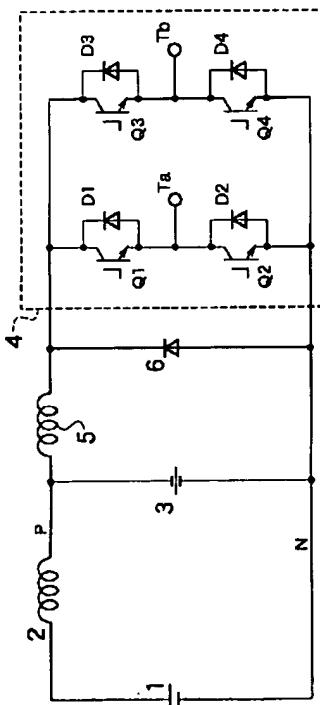
最終頁に続く

(54)【発明の名称】 電力変換装置

(57)【要約】

【課題】 電力変換器において直流回路短絡が発生したときに、スイッチングユニット内の素子の異常発熱やサージ電流破壊を防止する。

【解決手段】 フィルタコンデンサ3や直列接続された半導体スイッチング素子Q1, Q2で構成されるスイッチングユニット4で構成される電力変換装置において、スイッチングユニット4の近傍もしくはスイッチングユニット内に半導体スイッチング素子の直列体の両端に逆並列にサージ電流バイパス用のダイオード6を設けることにより、半導体スイッチング素子の直列体に直流回路短絡が発生した際にフィルタコンデンサに流れる振動電流をこのサージ電流バイパス用のダイオードによって分流し、半導体スイッチング素子と逆並列に接続されたダイオードD1, D2に流れるサージ電流を低減して素子の異常発熱やサージ電流破壊を未然に防ぐ。



## 【特許請求の範囲】

【請求項1】 直列接続された半導体スイッチング素子の直列体を備えた電力変換装置において、

前記半導体スイッチング素子の直列体の両端にダイオードを逆並列に接続したことを特徴とする電力変換装置。

【請求項2】 直列接続された半導体スイッチング素子の直列体を複数並列に備えた電力変換装置において、

前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したことを特徴とする電力変換装置。

【請求項3】 直列接続された半導体スイッチング素子の直列体を複数並列に備えた電力変換装置において、前記複数の半導体スイッチング素子の直列体の（全部ではない）幾つかの両端に各々、ダイオードを逆並列に接続したことを特徴とする電力変換装置。

【請求項4】 直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体の近傍に備えた電力変換装置において、

前記複数の半導体スイッチング素子の直列体のうち、代表相の直列体の両端にダイオードを逆並列に接続したことを特徴とする電力変換装置。

【請求項5】 直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体各々の近傍に備えた電力変換装置において、

前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したことを特徴とする電力変換装置。

【請求項6】 直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体各々の近傍に備えた電力変換装置において、

前記フィルタコンデンサの各間で、かつ前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したことを特徴とする電力変換装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体スイッチング素子を使用した電力変換装置に関する。

## 【0002】

【従来の技術】従来から、2レベルインバータとして半導体スイッチング素子を直列接続して、接続点から交流出力を取り出す電力変換装置が広く知られている。図9は、このような広く知られた電力変換装置の回路構成を示している。この従来の電力変換装置は、直流電圧源1、直流電圧源1に対する平滑用リアクトル2、フィルタコンデンサ3、半導体スイッチング素子を直列構成して成るスイッチングユニット4、フィルタコンデンサ3とスイッチングユニット4との間の配線インダクタンス

分を集中して示した配線インダクタンス5から構成されている。そして、スイッチングユニット4内には、2組の各々直列接続された半導体スイッチング素子Q1、Q2；Q3、Q4と、各半導体スイッチング素子に対して逆並列に接続されたダイオードD1、D2；D3、D4が含まれている。

【0003】そして半導体スイッチング素子Q1、Q2の直列体、半導体スイッチング素子Q3、Q4の直列体の接続点各々を交流出力端子Ta、Tbとし、半導体スイッチング素子Q1とQ4とが同時に導通状態の時、また半導体スイッチング素子Q2とQ3とが同時に導通状態の時に直流電圧源1を交流出力端子Ta、Tbに供給する動作を繰り返すことにより、直流電力を交流電力に変換して出力する。

## 【0004】

【発明が解決しようとする課題】ところが、このような従来の電力変換装置では、次のような問題点があった。装置の故障などにより直列体を構成する半導体スイッチング素子Q1とQ2、または半導体スイッチング素子Q3とQ4が同時に導通状態になると、直流回路短絡が発生してフィルタコンデンサ3に充電していた直流電荷が短絡した回路に流れ込む。図10はこのときのフィルタコンデンサ3の電流波形を示している。直流短絡が発生した後のフィルタコンデンサ電流は充電電圧、短絡回路のインピーダンス及びフィルタコンデンサ3のキャパシティで決まるが、通常、短絡回路の抵抗分が少ないために、図10に示すように振動電流が流れる。図10に示す振動電流は正方向の電流（+表示部）は短絡回路を流れるが、負方向の電流（-表示部）は半導体スイッチング素子Q1～Q4に逆並列に接続したダイオードD1～D4に分流して流れる。この振動電流は短絡回路抵抗分が少ないので振動が継続して流れるので、ダイオードD1～D4に流れる負方向の電流も繰り返し流れることになり、ダイオードの異常発熱やサージ電流破壊を引き起こすことがある。

【0005】これを防ぐ目的で、あらかじめ半導体スイッチング素子と逆並列のダイオードのサージ電流耐量や冷却容量を大きめに決めればダイオード破壊は避けられるが、それでは装置が大型化する問題がある。また半導体スイッチング素子の種類で、半導体スイッチング素子と同一パッケージ内に逆並列ダイオードが収納している素子では、装置容量に比較して大容量の半導体スイッチング素子が必要になり、装置の大型化は避けられない。

【0006】一方、フィルタコンデンサ3に電界コンデンサ等を使用した場合などで、電界コンデンサの逆圧防止として、フィルタコンデンサ3と逆並列にダイオードを接続した例がある。この場合には、ダイオードが配線インダクタンス5よりもフィルタコンデンサ3に近接して取り付けられるために、スイッチングユニット内で発生した短絡電流が振動的にならないで、短絡電流が継続

して流れるので、装置の拡大事故を引き起こす原因となる。

【0007】本発明はこのような従来の技術的課題を解決するためになされたもので、直列接続した半導体スイッチング素子を備えた電力変換装置において、直流回路短絡が発生した際に、フィルタコンデンサに流れる振動電流により半導体スイッチング素子と逆並列に接続されたダイオードに流れるサージ電流を低減して素子の異常発熱やサージ電流破壊を未然に防ぐと共に、装置の大型化を防止し、短絡電流が非振動で継続して流れることを防止できる電力変換装置を提供することを目的とする。

#### 【0008】

【課題を解決するための手段】請求項1の発明は、直列接続された半導体スイッチング素子の直列体を備えた電力変換装置において、前記半導体スイッチング素子の直列体の両端にダイオードを逆並列に接続したものである。

【0009】請求項2の発明は、直列接続された半導体スイッチング素子の直列体を複数並列に備えた電力変換装置において、前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したものである。

【0010】請求項3の発明は、直列接続された半導体スイッチング素子の直列体を複数並列に備えた電力変換装置において、前記複数の半導体スイッチング素子の直列体の（全部ではない）幾つかの両端に各々、ダイオードを逆並列に接続したものである。

【0011】請求項4の発明は、直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体の近傍に備えた電力変換装置において、前記複数の半導体スイッチング素子の直列体のうち、代表相の直列体の両端にダイオードを逆並列に接続したものである。

【0012】請求項5の発明は、直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体各々の近傍に備えた電力変換装置において、前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したものである。

【0013】請求項6の発明は、直列接続された半導体スイッチング素子の直列体を複数備え、かつ、フィルタコンデンサを前記半導体スイッチング素子の直列体各々の近傍に備えた電力変換装置において、前記フィルタコンデンサの各間で、かつ前記複数の半導体スイッチング素子の直列体の各々の両端にダイオードを逆並列に接続したものである。

【0014】これらの請求項1～6の発明の電力変換装置では、半導体スイッチング素子の直列体各々の両端にサージ電流バイパス用のダイオードを逆並列に接続することにより、半導体スイッチング素子の直列体に直流回

路短絡が発生した際にフィルタコンデンサに流れる振動電流をこのサージ電流バイパス用のダイオードによって分流し、半導体スイッチング素子と逆並列に接続されたダイオードに流れるサージ電流を低減して素子の異常発熱やサージ電流破壊を未然に防ぐ。

#### 【0015】

【発明の実施の形態】本発明の実施の形態を図に基づいて詳説する。図1は本発明の第1の実施の形態の回路構成を示している。第1の実施の形態の電力変換装置で

10 は、図9に示した従来例の回路構成と同一の部分については同一の符号を付して示してある。第1の実施の形態の特徴は、半導体スイッチングユニット4に対して、サージ電流バイパス用のダイオード6を近接して設けたことにある。

【0016】ここで、装置の故障などにより半導体スイッチング素子Q1とQ2とが同時に導通状態に（または半導体スイッチング素子Q3とQ4とが同時に導通状態）になると、直流回路短絡が発生してフィルタコンデンサに充電していた直流電荷が上記の短絡回路に流れ込む。図2は、この時のフィルタコンデンサ3の電流波形例を示している。直流短絡が発生した後のフィルタコンデンサ電流は、充電電圧、短絡回路のインピーダンス及びフィルタコンデンサキャパシティで決まるが、通常、短絡回路の抵抗分が少ないために振動電流が流れる。

【0017】図2に示す振動電流波形の正方向の電流（+表示部）は短絡回路を流れるが、負方向の電流はサージ電流バイパス用のダイオード6と半導体スイッチング素子Q1～Q4に逆並列に接続したダイオードD1～D4に分流して流れる。ここで、半導体スイッチング素子Q1～Q4に逆並列に接続したダイオードD1～D4

30 の電流は一方で、ダイオードD1、D2の直列回路に流れ、他方はダイオードD3、D4の直列回路を流れるので、おのずと直列構成のないサージ電流バイパス用のダイオード6の電流分が多くなり、フィルタコンデンサ3の振動電流の負方向の電流の大半は、図2のハッキング部で示すようにサージ電流バイパス用のダイオード6に流れるため、ダイオードD1～D4の電流を十分に低減することができる。

【0018】次に、この発明の第2の実施の形態を図3に基づいて説明する。第2の実施の形態の回路構成では、図8に示した従来例の回路要素と同一の部分については同一の符号を付して示してある。この第2の実施の形態の特徴は、サージ電流バイパス用のダイオード6A、6Bを各々、スイッチングユニット4内の半導体スイッチング素子Q1、Q2の直列体、半導体スイッチング素子Q3、Q4の直列体各々に、それらの近傍位置で両端に接続したことを特徴とする。

【0019】この第2の実施の形態の回路構成では、半導体スイッチング素子Q1、Q2の直列体、半導体スイッチング素子Q3、Q4の直列体各々の直近にサージ電

流バイパス用のダイオード6 A, 6 Bを設置することにより、図1に示した第1の実施の形態の回路構成と比較し、さらに半導体スイッチング素子Q1～Q4に逆並列に接続したダイオードD1～D4の電流低減ができると共に、サージ電流バイパス用のダイオードが2回路分(6 A, 6 B)あるので、比較的小型のダイオードで構成することができる。

【0020】図4はこの第2の実施の形態の他の例として、三相ブリッジインバータ回路構成に本発明を適用した回路構成を示している。この例でも、図3に示した回路構成と同じ構成要素については同じ符号を付して示している。図4の回路構成では、三相ブリッジインバータ回路のスイッチングユニット4内の三相各々の半導体スイッチング素子Q1, Q2; Q3, Q4; Q5, Q6の直列体各々に近接し、それらの両端に逆並列にサージ電流バイパス用のダイオード6 A, 6 B, 6 Cを接続している。

【0021】この図4に示した構成の電力変換装置でも、図3に示した電力変換装置と同様の効果があり、半導体スイッチング素子Q1～Q6に逆並列に接続したダイオードD1～D6の電流低減ができると共に、サージ電流バイパス用のダイオードが3回路分(6 A, 6 B, 6 C)あるので、比較的小型のダイオードで構成することができる。

【0022】次に、本発明の第3の実施の形態を、図5に基づいて説明する。図5の回路構成において、図3に示した第2の実施の形態の回路要素と同一のものには同一の符号を付して示している。第3の実施の形態の特徴は、スイッチングユニット4内に設けられている直列接続された半導体スイッチング素子の直列体の数よりもサージ電流バイパス用に設けるダイオードの数を少なく構成した点にある。

【0023】図5に示した実施の形態の場合、三相ブリッジインバータ回路のスイッチングユニット4内において、そのうちの2相の半導体スイッチング素子の直列体、すなわち、フィルタコンデンサ3にもっとも近い相の半導体スイッチング素子Q1, Q2の直列体、最も遠い相の半導体スイッチング素子Q5, Q6の直列体各々を代表として選び、それらに近接して逆並列に、サージ電流バイパス用のダイオード6 A, 6 Bを接続している。

【0024】この実施の形態の場合にも、サージ電流バイパス用ダイオード6 A, 6 Bにより、ダイオードの数を少な目にして小型化が図れ、また第1、第2の実施の形態と同様、フィルタコンデンサ3の振動電流の負方向の電流の大半がサージ電流バイパス用のダイオード6 A, 6 Bに流れるため、ダイオードD1～D6の電流を十分に低減することができる。

【0025】次に、本発明の第4の実施の形態を図6に基づいて説明する。図6の回路構成において、図4及び

図5に示した回路構成と同一の要素については同一の符号を付して示してある。第4の実施の形態の電力変換装置は、スイッチングユニット4内の三相ブリッジインバータ回路を構成している各相の半導体スイッチング素子の直列体に対してフィルタコンデンサ3 A, 3 B, 3 Cが設置しており、それらの半導体スイッチング素子の直列体の1相を代表相にして、それに逆並列にサージ電流バイパス用のダイオード6を設けている。

【0026】この第4の実施の形態の場合、直流回路短絡の発生時に複数のフィルタコンデンサ3, 3 A, 3 B, 3 Cから短絡電流が流れ込むが、負方向のサージ電流は半導体スイッチング素子Q1～Q6に逆並列に接続されたダイオードD1～D6にも流れる。この電流は、一方ではダイオードD1, D2の直列回路及びダイオードD3, D4の直列回路を流れ、他方はダイオードD5, D6の直列回路を流れるので、おのずと直列構成のないサージ電流バイパス用のダイオード6の電流分が多くなり、各相の半導体スイッチング素子に逆方向に接続されたダイオードの直列体(D1-D2, D3-D4, D5-D6)に流れ込むサージ電流を低減することができる。

【0027】次に、本発明の第5の実施の形態を図7に基づいて説明する。図7に示す電力変換装置において、図6に示した第4の実施の形態の電力変換装置と同一の構成要素について同一の符号を付して示してある。第5の実施の形態の特徴は、スイッチングユニット4内の各相にフィルタコンデンサ3 A, 3 B, 3 Cが設置されている三相ブリッジインバータ構成に対して、これらのうちの2相のフィルタコンデンサ各々と並列に半導体スイッチング素子の直列体(Q1-Q2, Q3-Q4)に近接して逆並列にサージ電流バイパス用のダイオード6 A, 6 Bを接続した点にある。

【0028】すなわち、サージ電流バイパス用ダイオード6 Aは、フィルタコンデンサ3 A, 3 Bの間となる位置において半導体スイッチング素子Q1, Q2の直列体の両端に逆並列に接続し、サージ電流バイパス用ダイオード6 Bは、フィルタコンデンサ3 B, 3 Cの間となる位置において半導体スイッチング素子Q3, Q4の直列体の両端に逆並列に接続しているのである。

【0029】この第5の実施の形態の場合にも、半導体スイッチング素子Q1～Q6に逆並列に接続したダイオードD1～D6に流れる負方向のサージ電流を低減できると共に、サージ電流バイパス用のダイオード6 A, 6 Bとして図6に示した第4の実施の形態のものよりも小型のダイオードを使用することができる。

【0030】次に、本発明の第6の実施の形態を、図8に基づいて説明する。図8に示す電力変換装置において、図7に示した第5の実施の形態の電力変換装置と同一の構成要素については同一の符号を付して示してある。第6の実施の形態の電力変換装置の特徴は、図7に

示した第5の実施の形態の電力変換装置に対して、サージ電流バイパス用のダイオード6A, 6B, 6Cを三相各々に設置した点にある。

【0031】すなわち、サージ電流バイパス用ダイオード6Aは、フィルタコンデンサ3A, 3Bの間となる位置において半導体スイッチング素子Q1, Q2の直列体の両端に逆並列に接続し、サージ電流バイパス用ダイオード6Bは、フィルタコンデンサ3B, 3Cの間となる位置において半導体スイッチング素子Q3, Q4の直列体の両端に逆並列に接続し、サージ電流バイパス用ダイオード6Cは、フィルタコンデンサ3Cよりもより半導体スイッチング素子Q5, Q6の直列体に近接する位置においてこれらの半導体スイッチング素子Q5, Q6の直列体に逆並列に接続しているのである。

【0032】この第6の実施の形態の場合にも、半導体スイッチング素子Q1～Q6に逆並列に接続したダイオードD1～D6に流れる負方向のサージ電流を低減できると共に、サージ電流バイパス用のダイオード6A, 6B, 6Cとして図7に示した第5の実施の形態のものよりもさらに小型のダイオードを使用することができる。

【0033】

【発明の効果】以上のように請求項1～6の発明によれば、半導体スイッチング素子の直列体各々の両端にサージ電流バイパス用のダイオードを逆並列に接続することにより、半導体スイッチング素子の直列体に直流回路短絡が発生した際にフィルタコンデンサに流れる振動電流をこのサージ電流バイパス用のダイオードによって分流し、半導体スイッチング素子と逆並列に接続されたダイオードに流れるサージ電流を低減して素子の異常発熱や

サージ電流破壊を未然に防ぐことができ、装置の大型化を防止し、短絡電流が非振動で継続して流れることを防止できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の回路図。

【図2】上記の実施の形態による半導体スイッチング素子の直列短絡回路に流れる振動電流の低減効果を説明する波形図。

【図3】本発明の第2の実施の形態の回路図。

【図4】上記の第2の実施の形態の他の例の回路図。

【図5】本発明の第3の実施の形態の回路図。

【図6】本発明の第4の実施の形態の回路図。

【図7】本発明の第5の実施の形態の回路図。

【図8】本発明の第6の実施の形態の回路図。

【図9】従来例の回路図。

【図10】従来例における半導体スイッチング素子の直列短絡回路に流れる振動電流を示す波形図。

【符号の説明】

1 直流電圧電源

2 平滑用リアクトル

3, 3A, 3B, 3C フィルタコンデンサ

4 スイッチングユニット

5 配線インダクタンス

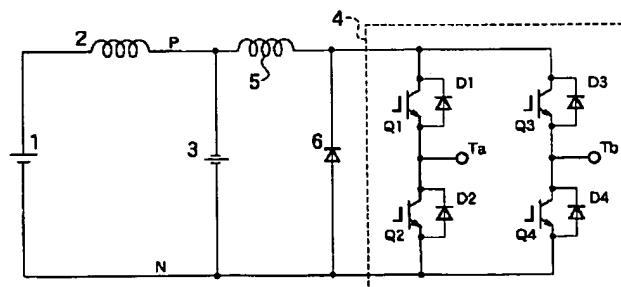
6, 6A, 6B, 6C サージ電流バイパス用ダイオード

Q1～Q6 半導体スイッチング素子

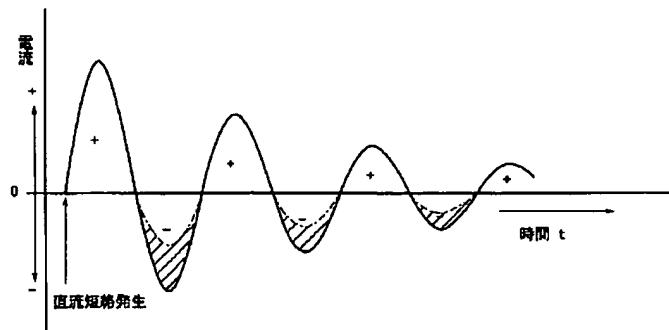
D1～D6 ダイオード

Ta～Tc 交流出力端子

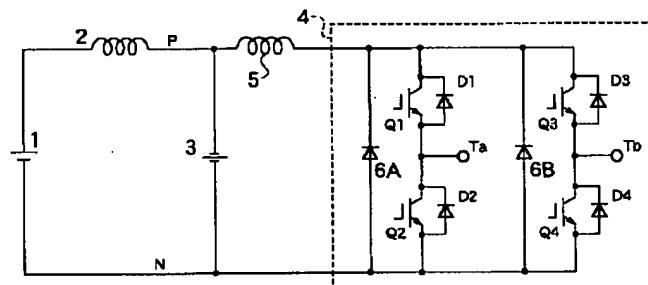
【図1】



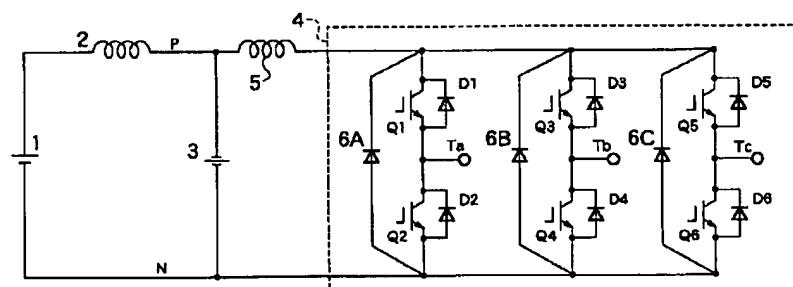
【図2】



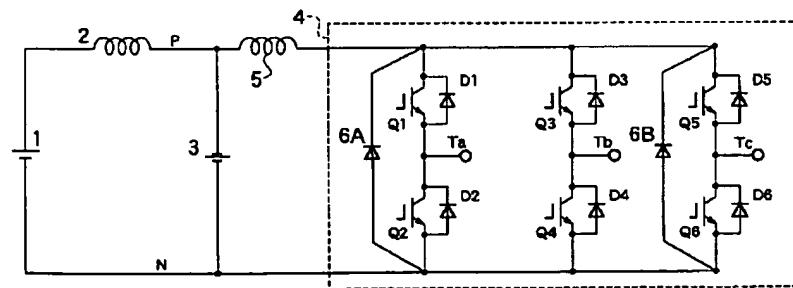
【図3】



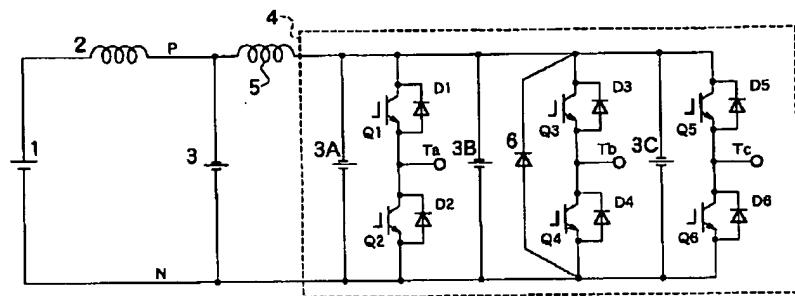
【図4】



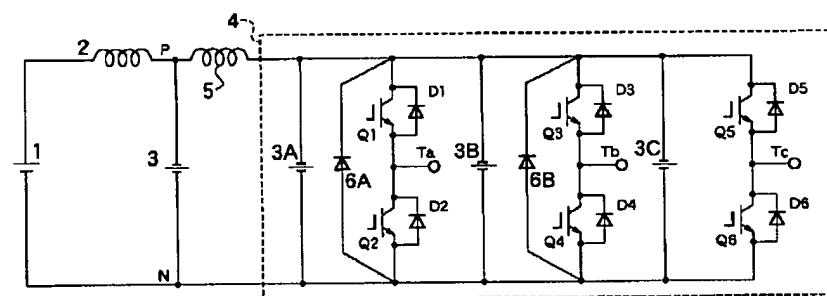
【図5】



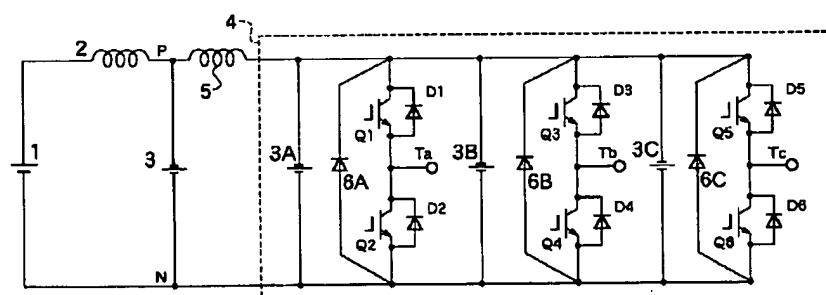
【図6】



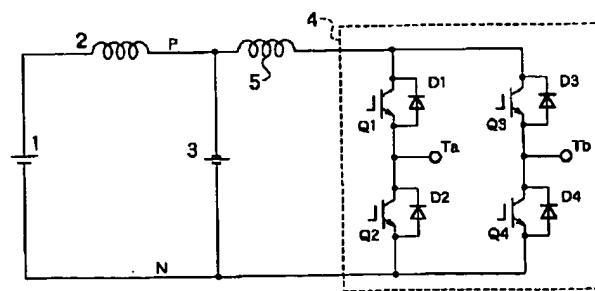
【図7】



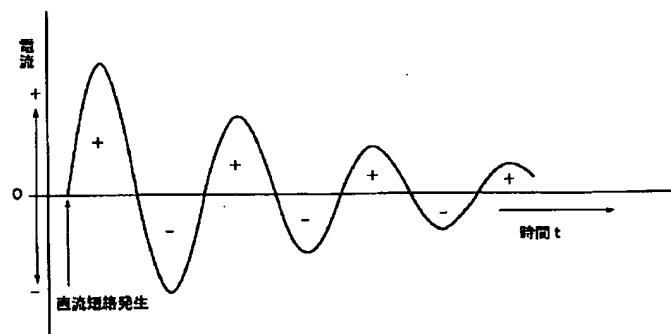
【図8】



【図9】



【図10】



---

フロントページの続き

Fターム(参考) 5H007 AA17 CA01 CB02 CB04 CB05  
CC07 CC23 FA03 FA06 FA13  
FA20  
5H740 AA08 BA11 BB05 BB09 MM04  
MM05

**PAT-NO:** JP02000134945A  
**DOCUMENT-IDENTIFIER:** JP 2000134945 A  
**TITLE:** POWER CONVERTING APPARATUS  
  
**PUBN-DATE:** May 12, 2000

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
MIURA, KAZUTOSHI	N/A
WATANABE, YUKIO	N/A

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
TOSHIBA CORP	N/A

**APPL-NO:** JP10303001

**APPL-DATE:** October 23, 1998

**INT-CL (IPC):** H02M007/48 , H02M001/12 , H02M007/5387

**ABSTRACT:**

**PROBLEM TO BE SOLVED:** To prevent irregular heat generation of elements and surge current breakdown within a switching unit when a DC circuit termination occurs within a power converter.

**SOLUTION:** In a power converting apparatus formed of a switching unit comprising a filter capacitor 3 and serial-connected semiconductor switching elements Q1, Q2, a diode 6 for surge current bypass is provided in inversely parallel to both ends of a serial body of a semiconductor switching element at the area near the switching unit 4 or within the switching unit. As a result, a vibration current flowing through the filter capacitor when a DC circuit termination is generated in the serial-connected body of semiconductor switching element may be branched with the diode for the surge current bypass and a surge current flowing through the diodes D1, D2 connected in inverse-parallel to the semiconductor switching element may be reduced to prevent irregular heat generation of element and surge current breakdown.

**COPYRIGHT:** (C)2000,JPO